

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-141430

(43)Date of publication of application : 03.06.1997

(51)Int.Cl.

B23K 9/073
B23K 9/09
B23K 9/173
H02M 9/00
// B23K 9/095

(21)Application number : 07-295644

(71)Applicant : HITACHI SEIKO LTD
TOYOTA MOTOR CORP

(22)Date of filing : 14.11.1995

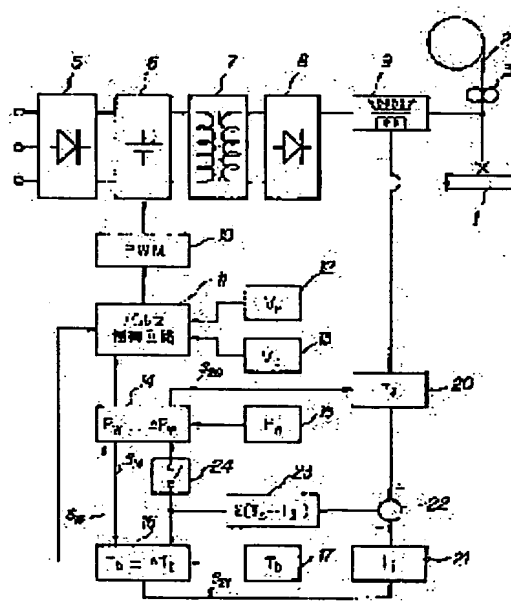
(72)Inventor : MITA TSUNEO
SHINADA TSUNEO
MATSUI HITOSHI

(54) METHOD AND EQUIPMENT FOR PULSE ARC WELDING

(57)Abstract:

PROBLEM TO BE SOLVED: To constantly keep appropriate arc conditions even when the short circuiting generation rate is changed.

SOLUTION: The power is supplied to a base metal 1 and a wire 2 through an inverter circuit 6, and a DC reactor 9. A short circuiting time detector 20 detects the short circuiting time T_s between the base metal 1 and the wire 2 using the induction voltage of a secondary winding of the DC reactor 9, an adder 22 operates the difference $(T_s - T_j)$ between the target value T_j of the short circuiting time set in a short circuiting time setting device 21 and the detected value, an integrator 23 operates $S(T_s - T_j)$, a base time adjuster 16 decreases the base time when $S(T_s - T_j)$ is positive while it increases the base time when $S(T_s - T_j)$ is negative. The result is inputted in a pulse control circuit 11 to control the inverter circuit 6 through a pulse width modulator 10. When a selection switch 24 is closed, the pulse width is adjusted also by a pulse width adjuster 14.



LEGAL STATUS

[Date of request for examination]

28.06.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3206714

[Date of registration]

06.07.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-141430

(43) 公開日 平成9年(1997)6月3日

(51) Int.Cl. ⁴	識別記号	庁内整理番号	F I	技術表示箇所
B 2 3 K 9/073	5 4 5		B 2 3 K 9/073	5 4 5
9/09			9/09	
9/173			9/173	C
H 0 2 M 9/00			H 0 2 M 9/00	B
// B 2 3 K 9/095	5 1 5	8315-4E	B 2 3 K 9/095	5 1 5 B
審査請求 未請求 請求項の数 5 O L (全 9 頁)				

(21) 出願番号 特願平7-295644

(22) 出願日 平成7年(1995)11月14日

(71) 出願人 000233332

日立精工株式会社

神奈川県海老名市上今泉2100

(71) 出願人 000003207

トヨタ自動車株式会社

愛知県豊田市トヨタ町1番地

(72) 発明者 三田 常夫

神奈川県海老名市上今泉2100番地 日立精工株式会社内

(72) 発明者 品田 常夫

神奈川県海老名市上今泉2100番地 日立精工株式会社内

(74) 代理人 弁理士 武 順次郎

最終頁に続く

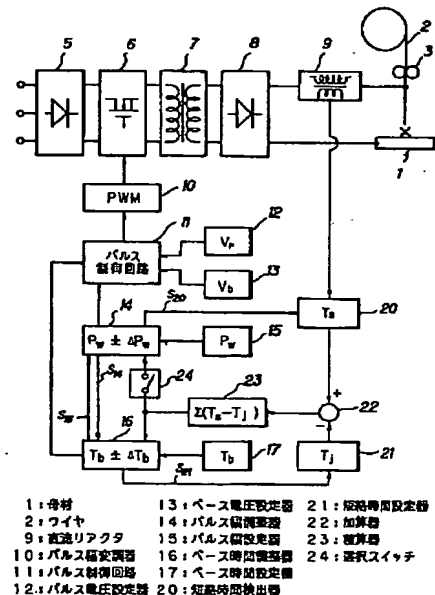
(54) 【発明の名称】 パルスアーク溶接方法および装置

(57) 【要約】

【課題】 短絡発生率に変化しても、適正なアーク状態を常時維持することができるパルスアーク溶接方法および装置を提供すること。

【解決手段】 母材1とワイヤ2へはインバータ回路6、直流リアクタ9を経て電源が供給される。短絡時間検出器20は直流リアクタ9の二次巻線の誘起電圧を用いて母材1とワイヤ2間の短絡時間 T_s を検出し、加算器22は短絡時間設定器21に設定された短絡時間の目標値 T_J との差($T_s - T_J$)を演算し、積算器23は $\Sigma(T_s - T_J)$ を演算し、ベース時間調整器16は $\Sigma(T_s - T_J)$ が正のときにベース時間を減少、負のときに増加させる。この結果はパルス制御回路11へ入力されパルス幅変調器10を介してインバータ回路6が制御される。選択スイッチ24を閉じるとパルス幅調整器14でもパルス幅が調整される。

【図1】



【特許請求の範囲】

【請求項1】 消耗電極と母材との間に、パルス電流とベース電流とを交互に供給して溶接を行うパルスアーク溶接において、前記消耗電極の溶融により生じる短絡が発生している時間を検出し、この時間の平均値又は積算値が所定の値になるようにアーク長を制御することを特徴とするパルスアーク溶接方法。

【請求項2】 請求項1において、前記アーク長の制御は、前記平均値又は積算値が前記所定の値より大きいときはその差に応じて前記ベース電流の供給時間を減少させ、前記平均値又は積算値が前記所定の値より小さいときはその差に応じて前記ベース電流の供給時間を増加させることを特徴とするパルスアーク溶接方法。

【請求項3】 請求項1において、前記アーク長の制御は、前記平均値又は積算値が前記所定の値より大きいときはその差に応じて前記ベース電流の供給時間を減少させるとともに前記パルス電流の供給期間を増加させ、前記平均値又は積算値が前記所定の値より小さいときはその差に応じて前記ベース電流の供給時間を増加させるとともに前記パルス電流の供給期間を減少させることを特徴とするパルスアーク溶接方法。

【請求項4】 請求項1において、前記アーク長の制御は、前記平均値又は積算値が前記所定の値より大きいときはその差に応じて前記ベース電流および前記パルス電流の各供給期間を減少させ、前記平均値又は積算値が前記所定の値より小さいときはその差に応じて前記ベース電流および前記パルス電流の各供給期間を増加させることを特徴とするパルスアーク溶接方法。

【請求項5】 消耗電極と母材との間に、パルス電流とベース電流とを交互に供給して溶接を行うパルスアーク溶接装置において、前記消耗電極の溶融により生じる短絡が発生している時間を検出する短絡検出手段と、この短絡検出手段で検出された短絡発生時間の積算値又は平均値と所定の値とを比較する比較手段と、この比較手段の比較の結果に応じて前記パルス電流の供給時間および前記ベース電流の供給時間のうちの少なくとも前記ベース電流供給時間を制御する制御手段とを設けたことを特徴とするパルスアーク溶接装置。

【発明の詳細な説明】

【0001】

【発明が属する技術分野】 本発明はガスシールド中において消耗電極の溶滴を母材に移行させるパルスアーク溶接方法および装置に関する。

【0002】

【従来の技術】 消耗電極（ワイヤ）と母材との間にパルス状の電流（又は電圧）を供給して、パルス電流による電磁ピンチ力でワイヤ先端に形成される溶滴を離脱させ、母材溶融池へ移行させるパルスマグ溶接又はパルスミグ溶接（以下、単にパルスアーク溶接という。）は、スパッタ発生が少ない美麗な溶接ビード外観が得られること、溶接速度の高速化が可能であること等の長所を有しているので、種々の産業分野で多用されている。しかし、このような長所を有する反面、パルスアーク溶接では、溶接電流、アーク電圧、溶接速度の他に、パルス電流（電圧）、ベース電流（電圧）、パルス幅、パルス周波数又はベース時間等、パルスを使用しない溶接に比較して多くのパラメータの設定が必要であり、適切なアーク状態を設定するには相当の熟練が必要となる。

【0003】 このため、例えば、特開平6-23547号公報では、パルスアーク溶接において、ワイヤの溶滴によりワイヤと母材とが接触することにより発生する短絡を検出し、その発生時期がパルス周期に対する早期領域か（早過ぎるか）、適正領域か、後期領域か（遅過ぎるか）を判断し、短絡が適正領域で発生するようにパルスパラメータを自動的に設定するパルスアーク溶接装置が提案されている。

【0004】

【発明が解決しようとする課題】 ところで、実際の溶接作業では、溶接姿勢や継手形状等の影響を受け、ワイヤ送給特性や溶融池形状が微妙に変化するため、同一条件で溶接を行っても、各パルス周期毎にほぼ同様の短絡が必ず発生するとは限らない。これを以下の表1により説明する。

【0005】

【表1】

No.	ワイヤ送速 (m/min)	溶接電流 (A)	アーク電圧 (V)	パルス周期 (ms)	短絡発生率 (%)		
					min.	max.	ave.
1	4.5	130	24.0	6.18	0	0	0
2		130	23.5	6.75	0	0	0
3		125	23.0	7.05	0	0	0
4		125	22.5	8.05	87	100	83
5		125	22.0	8.75	83	100	93
6		120	21.0	9.75	80	100	87
7		120	20.0	10.60	20	100	57
11	7.5	200	26.0	3.96	0	0	0
12		200	25.0	4.14	0	0	0
13		190	24.0	4.78	40	90	62
14		190	23.0	5.27	50	100	84
15		185	22.0	5.78	67	100	82
16		185	21.0	6.30	63	88	78

ワイヤ: JIS YGW17・φ1.2mm, ($V_p=37V$, $V_b=11V$, $P_w=1.4ms$)
試験片: 3.2mm・SPCC, 溶接速度: 0.75m/min, ワイヤ突出し長さ: 15mm

【0006】上記表1は、ワイヤ送給速度およびパルス周期をそれぞれ変化させた場合の短絡発生状況を示す一例である。表1中、「短絡発生率」は(短絡発生回数/パルス回数)の%として求めた値、当該「短絡発生率」欄の「min.」および「max.」は、全測定時間500msを10分割して50ms毎に求めた短絡発生率の最小値および最大値、同欄の「ave.」は全測定時間500msにおける短絡発生率である。又、溶接ワイヤに径1.2mmのJIS YGW17を用い、パルス電圧 $V_p=37V$ 、ベース電圧 $V_b=11V$ パルス幅 $P_w=1.4ms$ 、ワイヤ突出し長さ=15mm、溶接速度=0.75m/minとした。

【0007】上記表1にみられるように、いずれのワイヤ送給速度においても、パルス周期を長くしてアーク電圧を低下させるとアーク長さが短くなり、所定の値を超えると短絡が生じるようになる。50ms毎に求めた短絡発生率の最大値は100%以上の大きな値となるが、その最小値は0~83%と広範囲にばらつき、平均的な短絡発生率も0~93%の広い範囲に分布し、アーク電圧との間に明瞭な傾向は示されない。

【0008】したがって、上記従来技術において、短絡発生率が最大値を示すような場合には極めて良好な結果が得られるが、短絡発生率が最小値となるような場合には不必要な動作を行うこととなり、極端な場合、不安定なアーク状態に陥るおそれが生じる。

【0009】本発明の目的は、上記従来技術における課題を解決し、短絡発生率が変化しても、適正なアーク状態を常時維持することができるパルスアーク溶接方法および装置を提供することにある。

【0010】

【課題を解決するための手段】上記の目的を達成するため、本発明は、消耗電極と母材との間に、パルス電流とベース電流とを交互に供給して溶接を行うパルスアーク

溶接において、前記消耗電極の溶融により生じる短絡が発生している時間を検出し、この時間の平均値又は積算値が所定の値になるようにアーク長を制御することを特徴とする。又、本発明は、消耗電極と母材との間に、パルス電流とベース電流とを交互に供給して溶接を行うパルスアーク溶接装置において、前記消耗電極の溶融により生じる短絡が発生している時間を検出する短絡検出手段と、この短絡検出手段で検出された短絡発生時間の積算値又は平均値と所定の値とを比較する比較手段と、この比較手段の比較の結果に応じて前記パルス電流の供給時間および前記ベース電流の供給時間のうちの少なくとも前記ベース電流供給時間を制御する制御手段とを設けたことを特徴とする。

【0011】

【発明の実施の形態】以下、本発明を図示の実施の形態に基づいて説明する。図1は本発明の実施の形態に係るパルスアーク溶接方法を実施するパルスアーク溶接装置のブロック図である。この図で、1は母材、2はワイヤ、3はワイヤを所定の速度で送給するワイヤ送給ローラを示す。5は溶接電源となる商用交流を直流に変換する一次側整流器、6はインバータ回路である。このインバータ回路6は、例えば電界効果トランジスタ(FET)等のスイッチング素子を用いて構成され、一次側整流器5から出力される直流を所定の交流に変換する。7は変圧器、8は変圧器7の交流出力を整流する二次側整流器、9は二次側整流器8の出力を平滑化してワイヤへ供給する直流リアクタである。この直流リアクタ9には二次巻線が付加されており、溶接中、ワイヤの溶滴によりワイヤ2の先端と母材1とが接触したときに発生する短絡を検出する。

【0012】10はインバータ回路6のON、OFF時間を定めるパルス幅変調器(PWM)、11はPWM10のパルス幅を制御するパルス制御回路である。11は

パルスアーク溶接におけるパルス電流を発生させるためのパルス電圧 (V_p) を設定するパルス電圧設定器、12 は同じくベース電流を発生させるためのベース電圧 (V_b) を設定するベース電圧設定器であり、これらの各設定電圧 V_p 、 V_b はパルス制御回路 11 に出力される。14 はパルスアーク溶接におけるパルス幅 (パルス電圧印加期間) を調整するパルス幅調整器、15 は当該パルス幅 (P_w) を設定するパルス幅設定器、16 は同じくパルスアーク溶接におけるベース時間 (ベース電圧印加期間) を調整するベース時間調整器、17 は当該ベース時間 (T_b) を設定するベース時間設定器である。

【0013】20 は溶接中に発生する上述の短絡の継続時間 (T_s) を検出する短絡時間検出器である。この短絡時間検出器 20 は、短絡時、直流リアクタ 5 に付加された二次巻線に生じる誘起電圧を入力して短絡時間 T_s を検出する。短絡時間 T_s および当該誘起電圧については後述する。21 は短絡時間 T_s の目標値 (T_j) を設定する短絡時間設定器、22 は短絡時間検出器 20 の検出値 T_s と短絡時間設定器 21 に設定された目標値 T_j とを入力して両者の差 ($T_s - T_j$) を演算する加算器、23 は加算器 22 の出力を積算 [$\Sigma (T_s - T_j)$] する積算器、24 は積算器 23 から出力される積算値をパルス幅調整器 14 へ入力してパルス幅 P_w を調整するか否かを選択する選択スイッチである。

【0014】ここで、上記短絡時間について、図 2 および図 3 を参照して説明する。図 2 は溶接時の電流を示す図であり、横軸に時間、縦軸に電流がとってある。パルスアーク溶接では、図示のように、パルス幅 P_w の期間大電流 (パルス電流) I_p を出力し、これに続くベース期間 T_b でベース電流 I_b を出力することにより溶接が行われる。本実施の形態では、上述のように、パルス電圧設定器 12 に設定されたパルス電圧 V_p に基づいてパルス電流 I_p が、ベース電圧設定器 12 に設定されたベース電圧 V_b に基づいてベース電流 I_b が出力される。又、それらの基本的な出力期間は、それぞれ、パルス幅設定器 15 およびベース時間設定器 17 の各設定値 P_w 、 T_b に基づいて決定される。

【0015】上記の態様で溶接が実施されているとき、上述の短絡が生じると、溶接電源のアーク長自己制御作用により、図示のように、不規則な略三角波が発生する。この三角波の電流増加部分が短絡期間 (短絡時間) T_s である。このような短絡時間 T_s は、短絡発生タイミングによって図示のように長短があり、ベース電流出力期間の早期に短絡が発生した場合、短絡時間 T_s は短くなり、ベース電流出力期間の中～後期に短絡が発生した場合には、短絡時間 T_s は長くなる。この短絡時間 T_s とアーク電圧の関係を、ワイヤの送給速度をパラメータとして図 3 に示す。

【0016】図 3 は短絡時間 T_s を説明する図であり、横軸にアーク電圧 (ベース時間 T_b に相当する)、縦軸

に短絡時間 T_s の平均値がとってある。この図において、実線はワイヤ送給速度が小さい場合の短絡時間の平均値、破線はワイヤ送給速度が大きい場合の短絡時間の平均値、点線はワイヤ送給速度が両者の中間である場合の短絡時間の平均値を表わす。この図から明らかなように、短絡時間 T_s の平均値はアーク電圧の増加とともに減少し、所定のアーク電圧を超えると短絡は発生せず、短絡時間 T_s の平均値は 0 となる。即ち、アーク電圧が高いときには、溶滴の下端面と母材 1 との距離が大きいので、短絡は発生しない。又、アーク電圧と短絡時間 T_s の平均値との関係は、ワイヤ送給速度が変化してもほぼ同じであり、ワイヤ送給速度による大きな差はないことが判る。

【0017】以上、短絡時間 T_s について説明した。以上のことから、使用するワイヤ 2 の材質および径に応じてパルス電圧 V_p 、ベース電圧 V_b 、パルス幅 P_w を設定し、溶接作業に応じたワイヤ送給速度 (溶接電流)、アーク電圧 (ベース時間 T_b) を選択し、短絡時間 T_s の目標値 T_j を選定した後、短絡時間 T_s と目標値 T_j とを比較して (本実施例では上述のように両者の差の積算値を用いる)、短絡時間 T_s を目標値 T_j に近づけるように制御すれば、溶接条件の変化やアーク状態に対する外乱等が生じても常に適切な短絡状態を自動的に維持することができることとなる。

【0018】なお、ここで、短絡時間 T_s の目標値 T_j の決定について説明する。パルスアーク溶接では、所定の溶接品質を得るための条件は 1 つではなく、幾通りかの条件が存在する。そして、実際に溶接作業を行う作業によって、作業し易いアーク状態 (溶接条件) が異なる。目標値 T_j は、パルス電流出力中に短絡が発生する (短絡時間 T_s が短い) 方がよいか、又はベース電流出力期間に短絡が発生する (短絡時間 T_s が長い) 方がよいかを決定する値であるから、作業者の使い勝手の観点から、目標値 T_j は作業者が自由に選択できるようにしておくことが望ましい。

【0019】次に、図 1 に示す本実施形態の動作を説明する。上述のように、パルス電圧設定器 12、ベース電圧設定器 13、パルス幅設定器 15、ベース時間設定器 17、および短絡時間設定器 21 に各値を設定した後、溶接を開始する。最初は、これら各設定値に応じて、図 2 に示すパルス電流およびベース電流が流れる。なお、パルス幅 P_w とベース時間 T_b が正確に連続して現れるようにするため、パルス幅調整器 14 から、そこで調整されたパルス幅の期間終了信号 s_{14} がベース時間調整器 16 へ出力され、一方、ベース時間調整器 16 から、そこで調整されたベース時間の期間終了信号 s_{16} がパルス幅調整器 14 へ出力される。

【0020】溶接中、直流リアクタ 9 の二次巻線には誘起電圧が発生する。今、当該二次巻線のインダクタンスを L_2 、流れる電流を i 、時間を t とすると、誘起電圧

e_2 は次式により表わされる。

$$e_2 = -L_2 \cdot (di/dt) \dots\dots\dots (1)$$

溶滴による短絡が発生すると、その短絡期間中は電流が増加するので、誘起電圧 e_2 は負の値となり、短絡が開放されると電流が減少するので誘起電圧は正の値となる。したがって、短絡時間検出器 20 は上記誘起電圧 e_2 を入力し、それが負の値にある時間を求める。これが短絡時間となる。なお、パルス電圧 V_p の立上り期間も誘起電圧 e_2 が負の値となるので、この場合の検出は行わないようにするため、パルス幅調整器 14 からパルス幅 P_w の期間中、短絡時間検出器 20 へ停止信号 s_{20} を出力してその検出動作を停止させる。

【0021】一方、ベース時間調整器 16 はベース時間 T_b に入ったことを報せる信号 s_{21} を短絡時間設定器 21 へ出力し、短絡時間設定器 21 は信号 s_{21} の入力から所定時間（短絡発生が見込まれる時間）の間、加算器 22 に目標値 T_j を出力する。加算器 22 は、短絡時間検出器 20 からの短絡時間 T_s と短絡時間設定器 21 から

$$T_{boo} = T_{bo} - \alpha \cdot \Sigma (T_s - T_j) = T_{bo} - \Delta T_b \dots\dots\dots (2)$$

即ち、積算値 $\Sigma (T_s - T_j)$ が正の値である（短絡時間 T_s の積算値が目標値 T_j の積算値より大きい）場合には、短絡時間 T_s の平均値を減少させればよい。そのためには、図 3 から明らかなようにアーク電圧を増加させればよく、そのため、現在のベース時間から積算値 $\Sigma (T_s - T_j)$ に応じた時間 ΔT_b を減少させて新たなベース時間とする。逆に、積算値 $\Sigma (T_s - T_j)$ が負の値である場合には、現在のベース時間に積算値 $\Sigma (T_s - T_j)$ に応じた時間 ΔT_b を加算して新たなベース時間とする。なお、制御定数 α は、ワイヤ 2 の材質や制御の応答の速さ等を勘案して決定される。

【0023】上記のようにして得られた新たなベース時間は、パルス制御回路 11 へ出力され、パルス制御回路 11 は、この新たなベース時間に応じて PWM 10 へ ON、OFF 指令を出力し、ベース時間を増減する。そして、この新たなベース時間を有する周期において、再び短絡時間検出器 20 により短絡時間 T_s が検出され、上記の制御動作が繰り返される。

【0024】上記の手段は、選択スイッチ 24 が開かれていてベース時間 T_b のみを制御する手段であるが、ベース時間 T_b と併せてパルス幅 P_w も制御することにより、より効果的な制御を行うことができる。このような制御を行う場合には、選択スイッチ 24 を閉じる。この選択スイッチ 24 の閉成により、積分器 23 で演算された積分値 $\Sigma (T_s - T_j)$ は、ベース時間調整器 16 へ入力されると同時にパルス幅調整器 14 へも入力される。パルス幅調整器 11 もベース時間調整器 16 と同様にパルス幅 P_w の増減を行うが、通常は、ベース時間調整器 16 とは逆に、積算値 $\Sigma (T_s - T_j)$ が正の値である場合にはパルス幅 P_w を積算値 $\Sigma (T_s - T_j)$ に応じた値 ΔP_w だけ増加 ($P_w + \Delta P_w$) させ、積算値

の目標値 T_j とを入力し、両者の差 ($T_s - T_j$) を演算し、その結果を積算器 23 へ出力する。即ち、加算器 22 からはパルス周期 ($P_w + T_b$) 毎に、その周期における短絡時間 T_s と目標値 T_j との差 ($T_s - T_j$) が出力される。積算器 23 は当該差 ($T_s - T_j$) を順次積算し、積算値 $\Sigma (T_s - T_j)$ を得る。選択スイッチ 24 が開かれている場合、積算器 23 で得られた上記積算値 $\Sigma (T_s - T_j)$ はベース時間調整器 16 のみへ出力される。

【0022】ベース時間調整器 16 は、積算器 23 から積算値 $\Sigma (T_s - T_j)$ が入力されると当該積算値に応じて現在のベース時間 T_b を増減させ、短絡時間 T_s が目標値 T_j になるような、即ち、積算値 $\Sigma (T_s - T_j)$ が 0 になるような新たなベース時間を設定する。この演算の一例を挙げる。今、現在のベース時間を T_{bo} 、制御定数を α とすると、新たなベース時間 T_{boo} の演算は次式により行われる。

$\Sigma (T_s - T_j)$ が負の値である場合にはパルス幅 P_w を積算値 $\Sigma (T_s - T_j)$ に応じた値 ΔP_w だけ減少 ($P_w - \Delta P_w$) させる。

【0025】ただし、ワイヤ 2 の突出し長さによる抵抗発熱に対する補償が必要な場合等には、上記と逆に、積算値 $\Sigma (T_s - T_j)$ が正の値である場合にはパルス幅 P_w を値 ΔP_w だけ減少させ、積算値 $\Sigma (T_s - T_j)$ が負の値である場合にはパルス幅 P_w を値 ΔP_w だけ増加させる方がよい。

【0026】このように、本実施の形態では、溶接中に発生する短絡時間を目標値に近付けるようにベース時間、又はベース時間とパルス幅を調整するようにしたので、溶接条件の変化やアーク状態に対する外乱等が生じても常に適切な短絡状態を自動的に維持することができ、これにより、良好な溶接品質を容易に確保することができ、かつ、溶接品質を均一化することができる。又、従来のパルスアーク溶接では、適切なアーク状態を得るためにはアーク電圧の設定に相当の熟練を必要としたが、本実施の形態では、アーク電圧が不適切に設定されていても自動的に補正されるので、作業者の熟練を必要としない。さらに、従来のパルスアーク溶接においては、溶接電流に応じて適切なアーク電圧を設定する必要があるが、本実施の形態では短絡状態を制御するので、溶接電流（ワイヤ送給速度）に応じて設定を変える必要がなく、作業者にとって負担が大幅に改善される。

【0027】下記の表 2 は上記図 1 に示す装置を用いた溶接結果を示すものである。この場合、溶接ワイヤに径 1.2 mm の J I S Y G W 17 を使い、パルス電圧 $V_p = 39$ V、ベース電圧 $V_b = 8.5$ V、パルス幅 $P_w = 1.4$ ms、ワイヤ突出し長さ (EXT) = 15 mm、溶接速度 = 750 mm/min、目標値 $T_j = 0.02$ ms として、溶接

電流（即ちワイヤ送給速度）および初期電圧（即ちベース時間の初期設定値）を種々変化させた溶接を行った。なお、表中、「○」、「△」、「▲」、「×」の記号は、この順に溶接結果の良好さを示し、「○」は最良、

「×」は不良を示す。（後述する表3においても同じ。）

【0028】

【表2】

溶接電流 (A)	初期電圧 (V)	制御なし		T _b 制御		(T _b +P _w) 制御	
		収束電圧 (V)	判定	収束電圧 (V)	判定	収束電圧 (V)	判定
100 (3.5m/min)	18.5	18.5	×	21.3~21.5	○	20.8~21.0	○
	20.0	20.0	▲	21.0~21.5	○	21.3~21.5	○
	21.5	21.5	○	21.0~21.5	○	21.0~21.5	○
	23.0	23.0	▲	21.0~21.3	○	21.5	○
	24.5	24.5	×	21.0~21.3	○	21.5	○
150 (5.3m/min)	21.0	21.0	×	23.5~24.0	○	24.5	○
	22.5	22.5	▲	23.5~24.0	○	24.0~24.5	○
	24.0	24.0	○	23.5~24.0	○	23.2~24.0	○
	25.5	25.5	▲	23.5~24.0	○	24.0~24.2	○
	27.0	27.0	×	23.5~24.0	○	23.8~24.0	○
200 (7.7m/min)	22.5	22.5	×	25.5~26.0	○	25.0, 25.5	○
	24.0	24.0	▲	25.5~26.0	○	25.0~25.5	○
	25.5	25.5	○	25.5~25.5	○	26.0	○
	27.0	27.0	○	25.8~26.0	○	25.8~26.0	○
	28.5	28.5	×	25.8~26.0	○	25.8~26.0	○
250 (8.7m/min)	23.5	23.5	×	28.2~28.5	○	26.5	○
	25.0	25.0	▲	26.0	○	26.5	○
	26.5	26.5	○	26.3~26.5	○	26.0~26.5	○
	27.5	27.5	▲	26.0	○	26.5	○
	28.5	28.5	×	26.0~26.3	○	26.5	○
300 (11.8m/min)	24.0	24.0	×	27.2~27.5	○	28.5	○
	25.0	25.0	▲	27.2~27.5	○	28.2	○
	26.0	26.0	△	27.5	○	28.0	○
	27.0	27.0	○	27.2~27.5	○	27.8	○

ワイヤ: JIS YG17-φ1.2mm

T_j=0.02ms, V_p=39V, V_b=8.5V, P_w=1.4ms

Ext=15mm, 溶接速度=750mm/min

【0029】各溶接電流において、初期電圧を適正值±3Vの範囲で変化させたが、いずれの場合もほぼ適正なアーク電圧に自動的に収束した。なお、制御方法として、ベース時間T_bのみを自動制御する方法と、ベース時間T_bの自動制御とともに、積分値Σ(T_s-T_j)が正のときパルス幅P_wを増加させ、積分値Σ(T_s-T_j)が負のときパルス幅P_wを減少させる自動制御を行う方法とを検討したが、いずれの制御方法においても良好な結果が得られた。

【0030】下記の表3は他の溶接結果を示すものであ

る。この場合、溶接ワイヤに径1.6mmのJIS YG W15を用い、パルス電圧V_p=43V、ベース電圧V_b=10V、パルス幅P_w=1.9ms、ワイヤ突出し長さ(EXT)=20mm、溶接速度=750mm/min、目標値T_j=0.03msとして、上記表2の場合と同様の溶接を行った。この場合も、ベース時間の自動制御、ベース時間とパルス幅の自動制御のいずれの場合も良好な結果が得られた。

【0031】

【表3】

溶接電流 (A)	初期電圧 (V)	制御なし		Tb 制御		(Tb+Pw) 制御	
		収束電圧 (V)	判定	収束電圧 (V)	判定	収束電圧 (V)	判定
150 (2.7m/min)	19.5	19.5	X	22.5~23.0	O	22.5~23.0	O
	21.0	21.0	▲	22.5~23.0	O	22.5	O
	22.5	22.5	O	22.5	O	22.0~22.5	O
	24.0	24.0	▲	22.5~23.0	O	22.0~22.5	O
	25.5	25.5	X	22.5~23.0	O	22.5~23.0	O
200 (3.5m/min)	21.0	21.0	X	22.8~23.2	O	23.0~23.5	O
	22.5	22.5	▲	23.0~23.5	O	23.0~23.5	O
	24.0	24.0	O	22.5~23.0	O	23.0~23.5	O
	25.5	25.5	▲	22.5~23.0	O	23.5~24.0	O
	27.0	27.0	X	23.0~23.5	O	23.5~24.0	O
250 (5.3m/min)	22.0	22.0	X	25.5~26.0	O	25.0~25.5	O
	23.5	23.5	▲	24.5~25.0	O	24.5~25.0	O
	25.0	25.0	O	25.0~25.5	O	25.0~25.5	O
	26.5	26.5	▲	24.5~25.0	O	24.5~25.0	O
	28.0	28.0	X	25.0~25.5	O	24.5~25.0	O
300 (5.8m/min)	23.0	23.0	X	25.5~26.0	O	26.0~26.5	O
	24.5	24.5	▲	25.8~26.3	O	25.8~26.2	O
	26.0	26.0	O	25.5~26.0	O	26.0~26.2	O
	27.5	27.5	▲	25.5~26.0	O	26.0~26.2	O
	29.0	29.0	X	25.5~26.0	O	26.0~26.3	O
350 (6.5m/min)	24.0	24.0	X	26.5~27.0	O	26.8~27.0	O
	25.5	25.5	▲	26.5~27.0	O	26.5~27.0	O
	27.0	27.0	O	26.5~27.0	O	26.0~26.5	O
	28.5	28.5	▲	26.8~27.0	O	26.5	O
	30.0	30.0	X	27.0~27.2	O	26.0~26.5	O

ワイヤ: JIS YG15・φ1.6mm
T_J=0.03ms, V_p=43V, V_b=10V, P_w=1.0ms
Ext=20mm, 溶接速度=750mm/min

【0032】下記の表4はさらに他の溶接結果を示すものである。この場合、溶接条件は表2と同一に設定し、ベース時間の自動制御とパルス幅の自動制御とを同時に行い、パルス幅の自動制御では、積分値Σ(T_s-T_J)が正のときパルス幅P_wを減少させ、積分値Σ(T

s-T_J)が負のときパルス幅P_wを増加させる制御とした。この場合も、アーク電圧の初期設定値に関係なく全て適正電圧に収束することが確認できた。

【0033】

【表4】

初期設定値			(Tb) 制御			(Tb-Pw) 制御		
設定電圧 (V)	Tb (ms)	Pw (ms)	収束電圧 (V)	Tb (ms)	Pw (ms)	収束電圧 (V)	Tb (ms)	Pw (ms)
21.0	7.8	1.8	24.3~24.5	4.7	1.6	25.3	3.5	1.34
22.5	6.3		24.5~25.0	4.4		25.0	3.9	1.40
24.0	5.4		24.0~24.5	4.7		24.5	4.0	1.48
25.5	4.0		24.0~24.5	4.8		24.5	5.0	1.68
27.0	3.5		24.0~24.5	4.6		24.5	4.8	1.74

ワイヤ: JIS YG17・φ1.2mm, ワイヤ送給速度=5.3m/min(±150A)
溶接速度=750mm/min, Ext=15mm, V_p=39V, V_b=8.5V, * T_J=0.02ms

【0034】なお、上述の本実施の形態の説明では、定電圧方式のパルスアーク溶接について説明した。しかし、本発明は定電流方式のパルスアーク溶接にも適用できるのは明らかである。又、短絡時間については、積算値Σ(T_s-T_J)を用いる例、即ち、短絡時間T_sの積算値と所定の値(目標値T_Jの積算値)とを比較する例を挙げて説明したが、短絡時間T_sのみを積算し、その平均値と目標値T_Jとを比較するようにしてもよい。

【0035】

【発明の効果】以上述べたように、本発明では、溶接中に発生する短絡時間を所定の値に近付けるようにベース時間、又はベース時間とパルス幅を調整してアーク長を制御するようにしたので、溶接条件の変化やアーク状態に対する外乱等が生じて常にも適切な短絡状態を自動的に維持することができ、これにより、良好な溶接品質を

容易に確保することができ、かつ、溶接品質を均一化することができる。

【図面の簡単な説明】

【図1】本発明の実施形態に係るパルスアーク溶接方法を実施するパルスアーク溶接装置のブロック図である。

【図2】溶接時の電流を示す図である。

【図3】短絡時間を説明する図である。

【符号の説明】

- 1 母材
- 2 ワイヤ
- 9 直流リアクタ
- 10 パルス幅変調器
- 11 パルス制御回路
- 12 パルス電圧設定器
- 13 ベース電圧設定器

- 14 パルス幅調整器
- 15 パルス幅設定器
- 16 ベース時間調整器
- 17 ベース時間設定器
- 20 短絡時間検出器

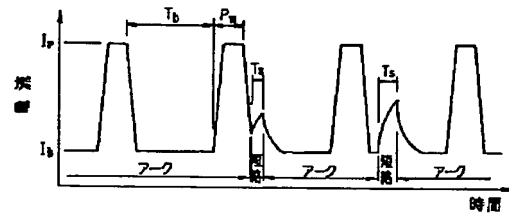
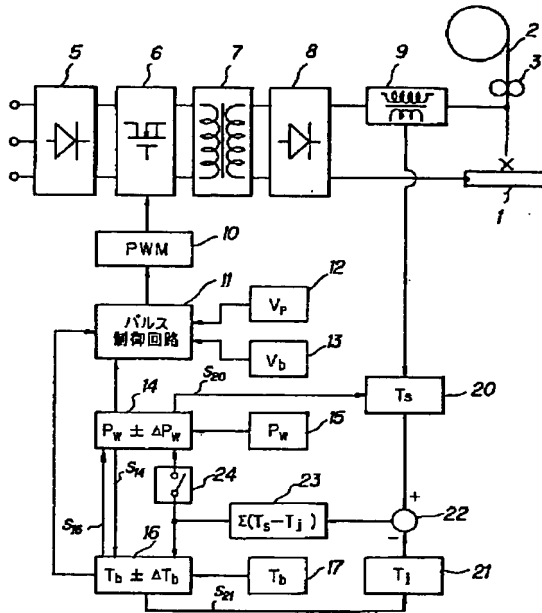
- 21 短絡時間設定器
- 22 加算器
- 23 積算器
- 24 選択スイッチ

【図1】

【図2】

【図1】

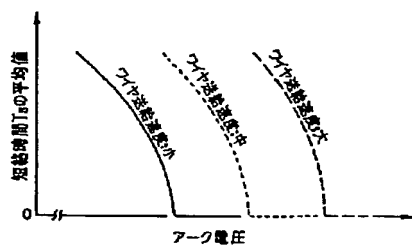
【図2】



- 1: 母材
- 2: ワイヤ
- 9: 直流リアクタ
- 10: パルス幅調整器
- 11: パルス制御回路
- 12: パルス電圧設定器
- 13: ベース電圧設定器
- 14: パルス幅調整器
- 15: パルス幅設定器
- 16: ベース時間調整器
- 17: ベース時間設定器
- 20: 短絡時間検出器
- 21: 短絡時間設定器
- 22: 加算器
- 23: 積算器
- 24: 選択スイッチ

【図3】

【図3】



【手続補正書】

【提出日】平成8年1月25日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0006

【補正方法】変更

【補正内容】

【0006】上記表1は、ワイヤ送給速度およびパルス周期をそれぞれ変化させた場合の短絡発生状況を示す一例である。表1中、「短絡発生率」は（短絡発生回数／パルス回数）の％として求めた値、当該「短絡発生率」欄の「min.」および「max.」は、全測定時間500msを10分割して50ms毎に求めた短絡発生率の最小値および最大値、同欄の「ave.」は全測定時間500msにおける短絡発生率である。又、溶接ワイヤに径1.2mmのJIS YGW17を用い、パルス電圧 $V_p = 37V$ 、ベース電圧 $V_b = 11V$ 、パルス幅 $P_w = 1.4ms$ 、ワイヤ突出し長さ=15mm、溶接速度=0.75m/minとした。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0012

【補正方法】変更

【補正内容】

【0012】10はインバータ回路6のON、OFF時間を定めるパルス幅変調器（PWM）、11はPWM10のパルス幅を制御するパルス制御回路である。12はパルスアーク溶接におけるパルス電流を発生させるためのパルス電圧（ V_p ）を設定するパルス電圧設定器、1

3は同じくベース電流を発生させるためのベース電圧

（ V_b ）を設定するベース電圧設定器であり、これらの各設定電圧 V_p 、 V_b はパルス制御回路11に出力される。14はパルスアーク溶接におけるパルス幅（パルス電圧印加期間）を調整するパルス幅調整器、15は当該パルス幅（ P_w ）を設定するパルス幅設定器、16は同じくパルスアーク溶接におけるベース時間（ベース電圧印加期間）を調整するベース時間調整器、17は当該ベース時間（ T_b ）を設定するベース時間設定器である。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正内容】

【0014】ここで、上記短絡時間について、図2および図3を参照して説明する。図2は溶接時の電流を示す図であり、横軸に時間、縦軸に電流がとってある。パルスアーク溶接では、図示のように、パルス幅 P_w の期間大電流（パルス電流） I_p を出力し、これに続くベース期間 T_b でベース電流 I_b を出力することにより溶接が行われる。本実施の形態では、上述のように、パルス電圧設定器12に設定されたパルス電圧 V_p に基づいてパルス電流 I_p が、ベース電圧設定器13に設定されたベース電圧 V_b に基づいてベース電流 I_b が出力される。又、それらの基本的な出力期間は、それぞれ、パルス幅設定器15およびベース時間設定器17の各設定値 P_w 、 T_b に基づいて決定される。

フロントページの続き

(72)発明者 松井 仁志

愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内

THIS PAGE BLANK (USPTO)